

日本国特許庁
JAPAN PATENT OFFICE

04.01.2005

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application: 2003年12月26日

出願番号
Application Number: 特願2003-435233

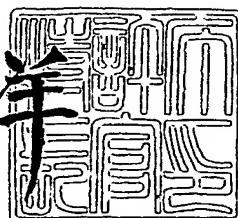
[ST. 10/C]: [JP2003-435233]

出願人
Applicant(s): キヤノンファインテック株式会社

2005年 2月25日

特許庁長官
Commissioner,
Japan Patent Office

八 月 洋



BEST AVAILABLE COPY

【書類名】 特許願
【整理番号】 02181-6206
【あて先】 特許庁長官殿
【国際特許分類】 G03G 15/20
【発明者】
【住所又は居所】 茨城県水海道市坂手町5540番11号 キヤノンファインテック株式会社内
【氏名】 西田 義昭
【特許出願人】
【識別番号】 000208743
【氏名又は名称】 キヤノンファインテック株式会社
【代理人】
【識別番号】 100098350
【弁理士】
【氏名又は名称】 山野 瞳彦
【手数料の表示】
【予納台帳番号】 054254
【納付金額】 21,000円
【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 0302384

【書類名】特許請求の範囲**【請求項 1】**

定着ヒータへの通電制御を行う定着ヒータ制御方法であって、前記定着ヒータに対して、電源電圧の連続する4半波長（2サイクル分）を周期として、そのうち2半波分を位相制御とし、他の2半波を全通電または非通電状態とすることを特徴とする定着ヒータ制御方法。

【請求項 2】

第1および第2のヒータからなる定着ヒータへの通電制御を行う定着ヒータ制御方法であって、

第1および第2のヒータの各々について電源電圧の連続する4半波長（2サイクル分）を周期として、そのうち2半波分を位相制御とし、他の2半波を全通電または非通電状態とするとともに、両ヒータには相補的に位相制御を行うことを特徴とする定着ヒータ制御方法。

【請求項 3】

逐次、定着ヒータの加熱対象の温度を検出するステップと、この検出された温度が、少なくとも2つの閾値で分割された少なくとも3つの温度範囲のうちのどの温度範囲に属するかを判定するステップと、

通電率の異なる少なくとも3つの通電パターンをそれぞれ前記少なくとも3つの温度範囲に割り当てて、前記第1および第2のヒータを当該割り当てられた通電パターンで制御するステップと、

を備えたことを特徴とする請求項2記載の定着ヒータ制御方法。

【請求項 4】

トナー像を用紙上に定着させる定着装置を有する画像形成装置であって、前記定着装置に内蔵される定着ヒータと、

前記定着ヒータに対する交流電源電圧の印加を制御するスイッチング手段と、

前記定着ヒータの温度を検出する温度検出手段と、

前記定着ヒータに対して電源電圧の連続する4半波長（2サイクル分）を周期として、そのうち2半波分を位相制御とし、他の2半波を全通電または非通電状態とする制御手段とを備え、

この制御手段により、前記温度検出手段により検出された温度に基づいて前記スイッチング手段を制御することを特徴とする画像形成装置。

【請求項 5】

トナー像を用紙上に定着させる定着装置を有する画像形成装置であって、

前記定着装置に内蔵される第1および第2のヒータからなる定着ヒータと、

前記第1および第2のヒータに対する交流電源電圧の印加を制御する第1および第2のスイッチング手段と、

前記定着ヒータの温度を検出する温度検出手段と、

前記第1および第2のヒータの各々について電源電圧の連続する4半波長（2サイクル分）を周期として、そのうち2半波分を位相制御とし、他の2半波を全通電または非通電状態とするとともに、両ヒータには相補的に位相制御を行う制御手段とを備え、

この制御手段により、前記温度検出手段により検出された温度に基づいて前記第1および第2のスイッチング手段を制御することを特徴とする画像形成装置。

【請求項 6】

前記制御手段は、前記温度検出手段により検出された温度が、少なくとも2つの閾値で分割された少なくとも3つの温度範囲のうちのどの温度範囲に属するかを判定し、通電率の異なる少なくとも3つの通電パターンをそれぞれ前記少なくとも3つの温度範囲に割り当てて、前記第1および第2のヒータを当該割り当てられた通電パターンで制御することを特徴とする請求項5記載の画像形成装置。

【書類名】明細書

【発明の名称】定着ヒータ制御方法および画像形成装置

【技術分野】

【0001】

本発明は、トナー像を用紙上に定着させる定着装置を有する静電式複写機、プリンタ等の画像形成装置に関し、特に、その定着ヒータの制御方法に関するものである。

【背景技術】

【0002】

従来、これらの定着ヒータは、消費電力が大きく、ON/OFF時には大きな電流変動が発生する。図1は、従来の定着ローラの概略図である。回転するヒータローラ4と加圧ローラ5の間に用紙3を通過させることにより、トナー画像を用紙上に熱融着させる。ヒータローラ4内には、ヒータ1, 2が図示されたような形で装着されている。図2に示した波形は、ON/OFF温度制御時のヒータ通電電流波形である。図中のP1, P2が急激な電流変化部分で、この変動が供給電源そのものの電圧変動を生じさせ、同一電源に接続されている照明等のチラツキを引き起こしてきた。

【0003】

図3に電圧変動説明図を示した。一般的に、電源への接続機器8（ここでは、複写機等）が接続される電源コンセントから供給電源を見た場合、小さな電源インピーダンスRsが存在する。この為、接続機器8の消費電流が大きくかつ急激に変化したときの電源電圧の変動に関しては、電流変化を ΔI とすれば、電源電圧変動分は $\Delta V = R_s \times \Delta I$ と評価できる。例えば、このコンセントラインに照明が接続され急激な電圧変動が発生すれば、その変動分が照明のチラツキとなって現れる。このような、照明器具のチラツキを防止するには、電流変化を緩やかにしてやればよいことが知られている。

【特許文献1】特開平11-95611号公報

【特許文献2】特開平9-244466号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

本発明は、定着装置に使用されるヒータへの通電による急激な電流変化を低減するものである。具体的には、図2内に示されたヒータへの通電電流波形のON、OFF部P1、P2に示す急激な電流変化部分を緩和しようとするものである。

【0005】

そのための一つの解決方法として一般的な位相制御を行えば、理想に近い穏やかな電流変化による制御を実現できる。しかし、半波毎の通電スイッチ位置がゼロクロス起点ではなく半波長内である為、高調波電流の増大という問題が発生する。この電流は、電源周波数の高次波（数倍～数十倍）で発生し、給電線に接続されている他の機器へ妨害ノイズを与える、誤動作や故障の原因となる。

【0006】

本発明は、上記問題点を改善する方法を提案するものである。これに関連して、本願発明者は先行発明において、3半波長を単位とした波数制御と位相制御を組み合わせた方法を提案した（特許文献1参照）。この先行発明は、基本的には、ヒータ1本を制御することを前提としたものであるのに対し、本発明の実施の形態では、好ましくはほぼ同容量のヒータ2本に分割した形の、いわゆる2本ヒータ制御に関するものを提案する。なお、定着ヒータとして複数のヒータを用いる技術自体は特許文献2等において既知である。

【0007】

本発明はこのような背景においてなされたものであり、その目的は、定着ヒータについて新規な位相制御を採用することにより、高調波電流や電源ライン端子雑音の発生を低減することができる定着ヒータ制御方法およびこれを用いた画像形成装置を提供することにある。

【0008】

本発明の他の目的は、第1および第2のヒータを用いた定着ヒータについて新規な位相制御を採用することにより、高調波電流や電源ライン端子雑音の発生を低減することができる定着ヒータ制御方法およびこれを用いた画像形成装置を提供することにある。

【0009】

本発明によるさらに他の目的は、定着ヒータ制御において電源高調波の発生を抑制し、かつ通電制御時の急激な電流変動を低減させることができる定着ヒータ制御方法およびこれを用いた画像形成装置を提供することにある。

【課題を解決するための手段】

【0010】

本発明による定着ヒータ制御方法は、定着ヒータへの通電制御を行う定着ヒータ制御方法であって、前記定着ヒータに対して、電源電圧の連続する4半波長（2サイクル分）を周期として、そのうち2半波分を位相制御とし、他の2半波を全通電または非通電状態とすることを特徴とする。

【0011】

本発明による定着ヒータ制御方法は、他の見地によれば、第1および第2のヒータからなる定着ヒータへの通電制御を行う定着ヒータ制御方法であって、第1および第2のヒータの各々について電源電圧の連続する4半波長（2サイクル分）を周期として、そのうち2半波分を位相制御とし、他の2半波を全通電または非通電状態とするとともに、両ヒータには相補的に位相制御を行うことを特徴とする。

【0012】

即ち、半波毎に、一方のヒータへ位相制御通電をしているときは、他方のヒータは、全通電または非通電とする。これにより、半波期間内に生じる通電スイッチングは高々1本のヒータのみとなる。その結果として、通常の位相制御に比較して、電源高調波電流、および電源ライン上に現われる端子雑音が低減される。

【0013】

この定着ヒータ制御方法は、さらに、逐次、定着ヒータの加熱対象の温度を検出するステップと、この検出された温度が、少なくとも2つの閾値で分割された少なくとも3つの温度範囲のうちのどの温度範囲に属するかを判定するステップと、通電率の異なる少なくとも3つの通電パターンをそれぞれ前記少なくとも3つの温度範囲に割り当てて、前記第1および第2のヒータを当該割り当てられた通電パターンで制御するステップとを備えてよい。検出された温度がしきい値を超えるたびに、現在の通電パターンからその隣接する通電パターンに切り替えられる。

【0014】

本発明による画像形成装置は、トナー像を用紙上に定着させる定着装置を有する画像形成装置であって、前記定着装置に内蔵される定着ヒータと、前記定着ヒータに対する交流電源電圧の印加を制御するスイッチング手段と、前記定着ヒータに対して電源電圧の連続する4半波長（2サイクル分）を周期として、そのうち2半波分を位相制御とし、他の2半波を全通電または非通電状態とする制御手段とを備え、この制御手段により、前記温度検出手段により検出された温度に基づいて前記スイッチング手段を制御することを特徴とする。

【0015】

本発明による画像形成装置は、他の見地によれば、トナー像を用紙上に定着させる定着装置を有する画像形成装置であって、前記定着装置に内蔵される第1および第2のヒータからなる定着ヒータと、前記第1および第2のヒータに対する交流電源電圧の印加を制御する第1および第2のスイッチング手段と、前記定着ヒータの温度を検出する温度検出手段と、前記第1および第2のヒータの各々について電源電圧の連続する4半波長（2サイクル分）を周期として、そのうち2半波分を位相制御とし、他の2半波を全通電または非通電状態とするとともに、両ヒータには相補的に位相制御を行う制御手段とを備え、この制御手段により、前記温度検出手段により検出された温度に基づいて前記第1および第2のスイッチング手段を制御する。

【0016】

前記制御手段は、その制御の一態様として、前記温度検出手段により検出された温度が、少なくとも2つの閾値で分割された少なくとも3つの温度範囲のうちのどの温度範囲に属するかを判定し、通電率の異なる少なくとも3つの通電パターンをそれぞれ前記少なくとも3つの温度範囲に割り当てて、前記第1および第2のヒータを当該割り当てられた通電パターンで制御する。

【発明の効果】

【0017】

本発明では、定着ヒータに対して、電源電圧の連続する4半波長（2サイクル分）を周期として、そのうち2半波分を位相制御とし、他の2半波を全通電または非通電状態とする、という新たなヒータの制御方法を提供する。これは、特に第1および第2のヒータを用いる定着ヒータの制御に適用して好適である。すなわち、第1および第2のヒータの各々について電源電圧の連続する4半波長（2サイクル分）を周期として、そのうち2半波分を位相制御とし、他の2半波を全通電または非通電状態とともに、両ヒータには相補的に位相制御を行うので、両ヒータのトータルの通電率を連続的に可変としうるとともに、位相制御を適用する半波部分が両ヒータに対し相補的であるため、位相を切る（すなわち半波周期の途中で通電スイッチングを行う）形の電流変化は、常に高々ヒータ1本分の変化となっている。すなわち、2本同時に位相を切るタイミングが無く、かつ、1本のヒータの通電スイッチングの電流変化量は小さいので、その分電源高調波の低減が期待できる。また、各ヒータの通電パターンは4半波周期でありながら、両ヒータの合成電流波形に注目すると、各半波波形は同一の波形（正負は別）であり、その周期は1周期である。従って、従来の波数制御時に生じるような、基本周期に依存する周期的電流変化がないのでフリッカに対しても有利である。

【発明を実施するための最良の形態】

【0018】

以下、本発明の好適な実施の形態について詳細に説明する。

【0019】

本実施の形態は、定着ヒータとして、ほぼ同容量のヒータを2本用いる制御に関して説明する。（但し、単一のヒータを含む定着ヒータの制御に利用を排除するものではない。）本実施の形態における2本のヒータの通電パターンは、図4（a）に示したパターン1と図4（b）に示したパターン2とに大別することができる。パターン1は、両ヒータへの通電率が50～100%の場合を示し、パターン2は、同通電率が0～50%の場合を示している。パターン1の第1のヒータの通電パターンa1と第2のヒータへの通電パターンb1とを合成したものが両ヒータの合成電流である通電パターンc1となる。パターン2の第1のヒータの通電パターンa2と第2のヒータへの通電パターンb2とを合成したものが両ヒータの合成電流である通電パターンc2となる。各ヒータの電流振幅は、同等の熱出力を得る従来の单一ヒータの電流振幅に比べて小さい。

【0020】

パターン1とパターン2に共通する特徴は、連続する4半波周期（波数位置0～3）を基本として、そのうち2半波を位相制御に割り当て、他の2半波は全通電または非通電とする。位相制御に割り当てられる2半波は両ヒータで重ならないように相補的に割り当てる。換言すれば、両ヒータの同じ波数位置の半波に同時に位相制御を割り当てない。1本のヒータに割り当てる通電は正負が均衡するように割り当て、いわゆる直流点灯を防止する。位相制御に割り当てられた半波における位相角P1、P2、P3、P4は、図の例では直近左側ゼロクロス点から90度進んだ位置として描いてある。よって、図4（a）の例における両ヒータへの通電率は75%となる。位相角P1、P2、P3、P4を0度～180度へと変化させると、通電率は、100%～50%へと連続的に変化する。

【0021】

図4（b）のパターン2は、基本的には、パターン1の全通電半波部分を非通電とした波形となっている。したがって、位相角P1'、P2'、P3'、P4'を直近左側ゼロ

クロス点から0度～180度へと進めると、両ヒータへの通電率は50%～0%へと連続的に変化する。

【0022】

従って、パターン1とパターン2を組み合わせて用いれば、定着ヒータの通電電流を0～100%へと連続的に変化させることが可能となる。

【0023】

ここで特徴的なのは、0度と180度との間の位相を切る半波部分が両ヒータに対し相補的に割り当てられているため、位相を切る形の電流変化は、任意の時点で高々ヒータ1本分の変化となっていることである。すなわち2本同時に位相を切るタイミングが存在しないので、その分、電源高調波の低減が期待できる。また、合成電流波形c1、c2に注目すると各半波波形が同一の波形をしている。従って、波数制御時に生じるような、基本周期に依存する周期的電流変化がないのでフリッカに対して有利となる。

【0024】

図5-A、図5-Bに、図4(a) (b)に示したパターン1またはパターン2に基づいて生成される、通電率の異なる代表的な5つの通電パターンを示している。図5-A(a)はパターン1の位相角を0度とした通電率100%の場合を示し、ヒータ1、ヒータ2は共に全通電状態である。図5-A(b)はパターン1の位相角を90度とした通電率75%の場合を示し、各ヒータに連続する4半波長のうち2半波は全通電、残り2半波は位相制御となっており、その割り当ては両ヒータに相補的である。両ヒータの合成電流は、図示の通り半波毎同じ形状であり、波数制御時に表れるような周期的な電流変動は存在しない。図5-A(c)はパターン1の位相角を180度とした(またはパターン2の位相角を0度とした)通電率50%の場合を示し、各ヒータに対し連続する4半波長中2半波全通電であり、その割り当ては両ヒータに相補的である。図5-B(d)はパターン2の位相角を135度にした通電率25%の場合を示し、4半波中2半波が位相制御(90度)で他の2半波は非通電である。図5-B(e)はパターン2の位相角度180度とした通電率0%の場合を示し、両ヒータともに全半波期間、非通電とする。これらの5つの通電パターン以外の通電率についても位相制御の位相角を連続的に変化させることにより実現可能であることは容易に理解されよう。

【0025】

従来の位相制御では、通電率100%および0%を除く通電率においてすべての半波期間に通電スイッチングが発生するのに対して、本実施の形態では図5-A(c)に示すように通電率50%では全く通電スイッチングが発生しない。また、図5-A(b)から分かるように、通電率が50%超100%未満では各半波期間内に通電スイッチングが発生するが、その電流変化分は通電率75%の最大時でも2本に分割したうちの1本のヒータの振幅分であり、従来の單一本のヒータでの最大電流変化分(通電率50%時)に比べて半減する。図5-B(d)に示すように、通電率0%超50%未満でも各半波期間内に通電スイッチングが発生するが、その電流変化分は通電率25%の最大時でも2本に分割したうちの1本のヒータの振幅分であり、従来の単独ヒータでの最大電流変化分(通電率50%時)に比べて半減する。

【0026】

図6は、上述した本実施の形態の制御を実現する為の制御回路の回路図である。この制御回路は、2本のヒータHT1, HT2をそれぞれ駆動するヒータ駆動部72と、このヒータ駆動部72を制御するヒータ制御部71とに大別される。

【0027】

ヒータ駆動部72において、ヒータHT1, HT2はそれぞれ交流電源PWに接続され、トライアックT1, T2によりその導通状態が制御される。トライアックT1, T2の導通はホトトライアックPT1, PT2の受光側により制御される。トライアックT1に並列に接続された抵抗R6およびコンデンサC1の直列回路はスナバ回路であり、外来ノイズなどの影響によって電源電圧の急激な変化があったとき、トライアックT1が自立的にONするのを防止するためのものである。トライアックT2に並列に接続された抵抗R

7およびコンデンサC2の直列回路も同様である。

【0028】

ヒータ制御部71はCPU73を有し、その割込端子INTへの入力信号およびアナログデジタル変換入力端子A/Dへのアナログ入力電圧に基づき、かつ、内部のタイマTIM1, TIM2に基いて、タイマ出力信号TM1, TM2を出力する。タイマTIM1, TIM2は後述するようにゼロクロス点を基準として所定のタイミングでタイマ出力TM1, TM2にトランジスタTR1, TR2の駆動信号を出力する回路である。タイマTIM1, TIM2へのデータのセット、リセット、クロック等の入力信号は、図示省略してある。タイマTIM1, TIM2はハードウェア、ソフトウェアのいずれでも実現可能である。

【0029】

アナログデジタル変換入力端子A/Dには、ヒータローラ（図1内1）の温度を検知するサーミスタ温度センサ（図1内6）THと抵抗R1により電源電圧Vccを分圧した分圧電位が入力される。このA/D端子に与えられた電圧信号は、アナログ/デジタル変換され、CPU73内で処理される。CPU73のINT入力端子には、抵抗R12、ホトカプラPC1、コンパレータCOM、抵抗R8～R11、ダイオードDからなるゼロクロス検出回路により電源電圧に基づいて検出されたゼロクロスパルスが入力される。

【0030】

CPU73のタイマ出力TM1は、トランジスタTR1、抵抗R13、R14、R17からなる駆動回路を介してホトトライアックPT1の発光側を制御する。同様に、CPU73のタイマ出力TM2は、トランジスタTR2、抵抗R15、R16、R18からなる駆動回路を介してホトトライアックPT2の発光側を制御する。

【0031】

CPU73は、ゼロクロス信号の立ち下りに応じてCPU73内のメモリに記憶された図8-A、図8-Bに示すフローに対応したプログラムの内部の割り込みルーチン（後述）が起動され、このゼロクロス信号立ち下り直後にタイマTIM1およびTIM2をリセットし、その出力TM1とTM2をH（高レベル）とし、またこのルーチン内で各々の遅延タイマ値tをセットし起動させる。タイマTIM1およびTIM2は、起動後、所定時間t経過した時点で、この各々のタイマ出力TM1およびTM2をL（低レベル）とする。これによってトランジスタTR1またはTR2をONさせ、ヒータ点灯信号を発生する。より具体的には、TM1出力がHレベルのときには、トランジスタTR1がOFFとなり、ホトトライアックPT1の発光側は消灯している。ホトトライアックPT1の受光側もOFFなのでトライアックT1のゲート電流は流れない。従ってトライアックT1はOFF状態となり、ヒータHT1は消灯となる。TM1出力がLレベルになると、上述の逆の動作をし、トランジスタTR1はONとなり、ホトトライアックPT1の発光ダイオードは点灯し、ホトトライアックPT1の受光側はONする。トライアックT1のゲートへは、PT1の受光側が導通するため、抵抗R2またはR4によって限流されたゲート電流が供給される。結果的にトライアックT1は導通となって、ヒータHT1が点灯する。他方のタイマ出力TM2からトランジスタTR2、ホトトライアックPT2、トライアックT2およびヒータHT2へ繋がる回路も動作は同様である。

【0032】

次に、上記の複数の通電パターンを用いた具体的な定着ヒータの制御方法について説明する。本願発明者が特願2000-237162号として先に提案したヒータ制御方法に上記の5つの通電パターンを適用した例を示す。

【0033】

通常、定着装置では、ヒータローラの温度を所定温度に維持するために、継続的な温度調整が行われている。この所定の温度は、コピー時や待機時等の動作モードによって異なりうるが、いずれにせよ、ヒータのON/OFFは、ヒータローラの温度を所定値（閾値）と比較することにより行われる。すなわち、温度が所定値より低下したらヒータのON信号を出力し、所定値を超えたたらヒータのOFF信号を出力するものである。温度上昇時

と下降時の閾値を異ならせる（すなわちヒステリシスをもたせる）ことはあるが、いずれにせよ、従来のヒータ制御は原則的には2値制御である。

【0034】

これに対して、上記先行発明は、温度調整中によりきめ細かな温度制御を行うとともに電流変動（フリッカ値）を低減することができる新規なヒータ制御方法を提供するものである。先行発明の定着ヒータは単一のヒータで説明され、その制御に半波単位の通電制御を行うものであるが、本実施の形態では2本構成のヒータに上記の部分的な位相制御を採用した通電パターンを適用する。

【0035】

図7は、本実施の形態における上記の5つの通電パターンを用いた、定着ヒータの温度制御の推移を示したグラフである。測定されたヒータローラの温度と比較される温度閾値として4段階のT_a、T_b、T_c、T_dを設け、T_d < T_c < T_b < T_aの関係とする。図中の温度T_d以下の区間1では、通電100%パターン(a)を適用し、より急速に温度を上げるようにする。区間2と8は、温度Tが、T_d < T <= T_cの間であり、通電率は、75%のパターン(b)を適用する。区間3と7は、温度TがT_c < T <= T_bの間であり、通電率50%パターン(c)を適用する。区間4と6は、温度Tが、T_b < T <= T_aの間であり、25%通電率パターン(d)を適用する。区間5は、温度TがT_a < Tであり、0%通電率パターン(e)を適用する。このように、図7に示した制御では、温度が上がると共に通電率を下げ、逆に温度が下がると共に通電率を上げるようにする。図7に示した温度推移の一例では、区間1→8まで、そのパターンは、(a) → (b) → (c) → (d) → (e) → (d) → (c) → (b)となり結果的に温度Tを一定に保つようになる。

【0036】

このように、ヒータの加熱対象の温度範囲を4つの閾値で5つの温度範囲に分割し、各分割温度範囲に対して5つの異なる通電パターン(5値)を割り当てることにより、従来のON/OFF 2値の制御に比べて高精度な温度制御を行うことが可能となるとともに、通電率の変化は一度に25%ずつなので電流変動の低減によるフリッカ値の低減も達成できる。

【0037】

なお、多値の数は5に限るものではなく、3以上であればよい。また、本発明による上記通電パターン自体が特徴的なものであり、本発明は多値制御を必須とするものではない。

【0038】

図8-Aおよび図8-Bに示したフローにより、上記制御の実現手順を説明する。まず、このINT割り込みルーチンは、図6の回路図中CPU73のINT端子へゼロクロス信号が入力される度に起動され、CPU73によりルーチンが実行される。このルーチンの冒頭のステップS1でタイマTIM1, TIM2をクリアし、その各々の出力TM1とTM2をHにセットする。次に連続する4半波の個々の半波位置を特定する為の波数位置カウンタを+1加算する。次に判断ステップS2において、このカウンタ値が4になったかを判断する。4であれば、波数位置カウンタをクリアし0に戻す。このようにして、カウンタ値は割り込み毎にカウントアップされ、0~3を巡回カウントすることになる。従って、この数値が、処理時の該当半波の位置を示す。波数位置カウンタがクリアされる毎のタイミングで温度を確認し、手続きステップS4において、温度T>T_aであれば、その標識として温度データに0をセットする。同様にT_a=>T>T_bであれば温度データに1、T_b=>T>T_cであれば温度データに2、T_c=>T>T_dであれば温度データに3、T_d=>Tであれば温度データに4をセットする。

【0039】

以上の処理後、判断ステップS5で温度データが0であるか、即ち温度T>T_aであるかを調べる。そうであれば処理ステップS22でTM1, TM2の両方をリセット停止させ、その出力TM1, TM2と共にHに固定する。これにより、回路動作的には、ヒータ

H T 1 とヒータ H T 2 を共に O F F することになる。

【0040】

ステップ S 6 では、温度データが 1 であるかを調べる。即ち、温度が $T_a \Rightarrow T > T_b$ であれば、判断ステップ S 7、S 8、S 9、S 10において連続する 4 半波のうち、現状処理がどの波数位置を示しているかを調べる。例えば判断ステップ S 7 で波数位置が 0 であるとすれば、図 4 内のパターン 2 の第 1 半波目（波数位置 0）に相当する。このとき処理ステップ S 23 に進み、タイマ T I M 1 に $1/4$ 周期分 ($1/2$ 半波分) の時間、即ち位相で言えば 90 度に相当する時間 $T/4$ をセットする。タイマ T I M 2 には時間 0 をセットする。そして、両タイマをスタートさせると、タイマ T I M 1 は、時間 $T/4$ 後にタイムアウトするから、そのときタイマ出力 T M 1 は、H → L に変化する。一方、タイマ T I M 2 は、セット値が 0 であるのでスタート時に直ちにタイムアウトする。従って、スタート直後、そのタイマ出力 T M 2 は、H → L となる。結果的にこれは、図 4 内のパターン 2 の第 1 半波（波数位置 0）の信号を発生させることとなる。

【0041】

その後の割り込みで、判断ステップ S 8、S 9、S 10 を通過するので波数位置 1、2、3 部の半波波形を発生させる様になる。温度データが 2 のとき (S 11 ~ S 15)、3 のとき (S 16 ~ S 20)、そして 4 (S 21) のときも同様である。

【0042】

以上、本発明の好適な実施の形態について説明したが、上記で言及した以外にも種々の変形、変更を行うことが可能である。

【図面の簡単な説明】

【0043】

【図 1】従来の定着ローラの概略図である。

【図 2】従来の O N / O F F 温度制御時のヒータ通電電流波形を示す波形図である。

【図 3】電圧変動による弊害の説明図である。

【図 4】本発明における 2 本のヒータの通電パターンとしての (a) パターン 1 と (b) パターン 2 とを示す図である。

【図 5-A】図 4 (a) に示したパターン 1 に基づいて生成される、通電率の異なる代表的な 3 つの通電パターンを示す図である。

【図 5-B】図 4 (b) に示したパターン 2 に基づいて生成される、通電率の異なる代表的な 2 つの通電パターンを示す図である。

【図 6】本実施の形態の制御を実現する為の制御回路の回路図である。

【図 7】本発明の実施の形態における上記の 5 つの通電パターンを用いた、定着ヒータの温度制御の推移を示したグラフである。

【図 8-A】図 7 に示した温度制御の処理のフローチャートである。

【図 8-B】図 8-A に続く処理のフローチャートである。

【符号の説明】

【0044】

1, 2 … ヒータ（定着ヒータ）

3 … 用紙

4 … 加熱ローラ

5 … 加圧ローラ

6 … 温度センサ

7 1 … ヒータ制御部

7 2 … ヒータ駆動部

7 3 … C P U

H T 1, H T 2 … ヒータ

P C 1, P C 2 … ホトカプラ

P T 1, P T 2 … ホトトライアック

T 1, T 2 … トライアック

T H … サーミスタ
T I M 1 , T I M 2 … タイマ

【書類名】図面
【図1】

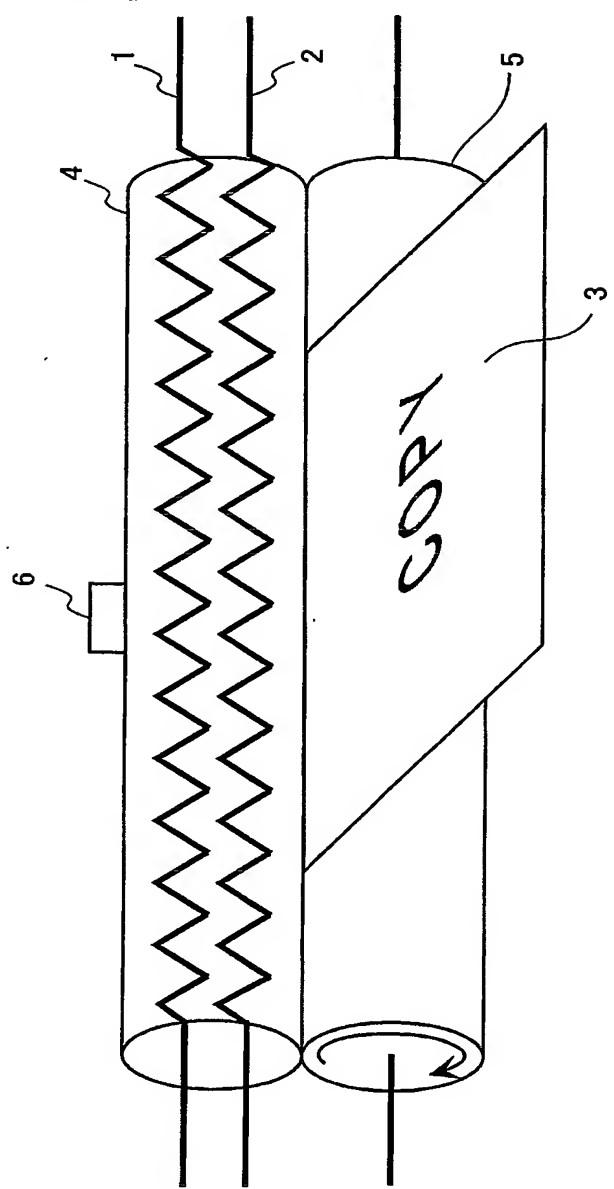


図1

【図2】

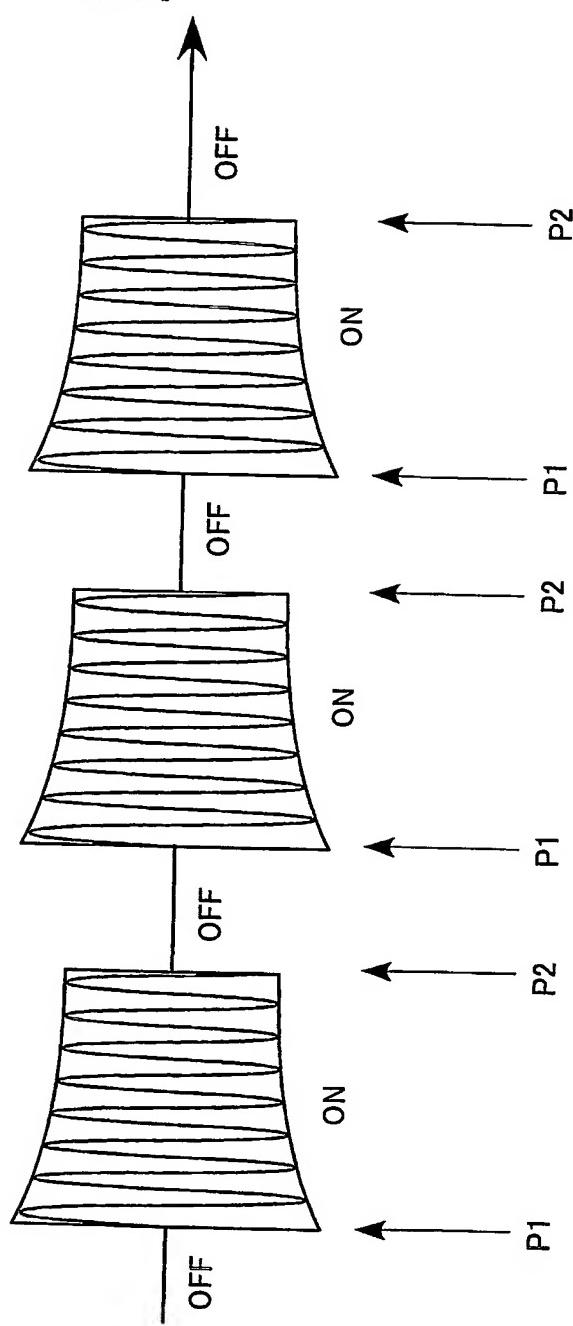


図2

【図3】

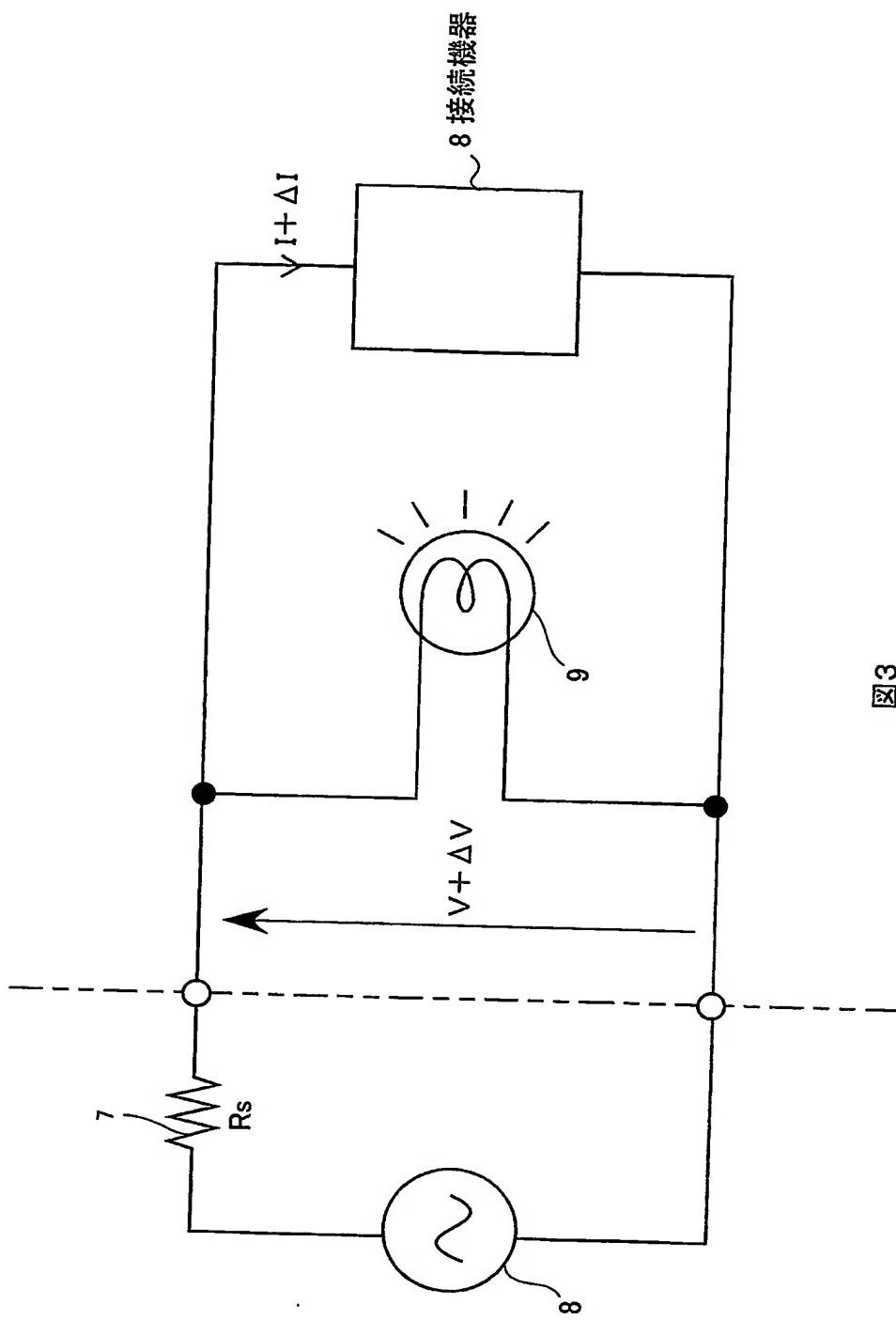
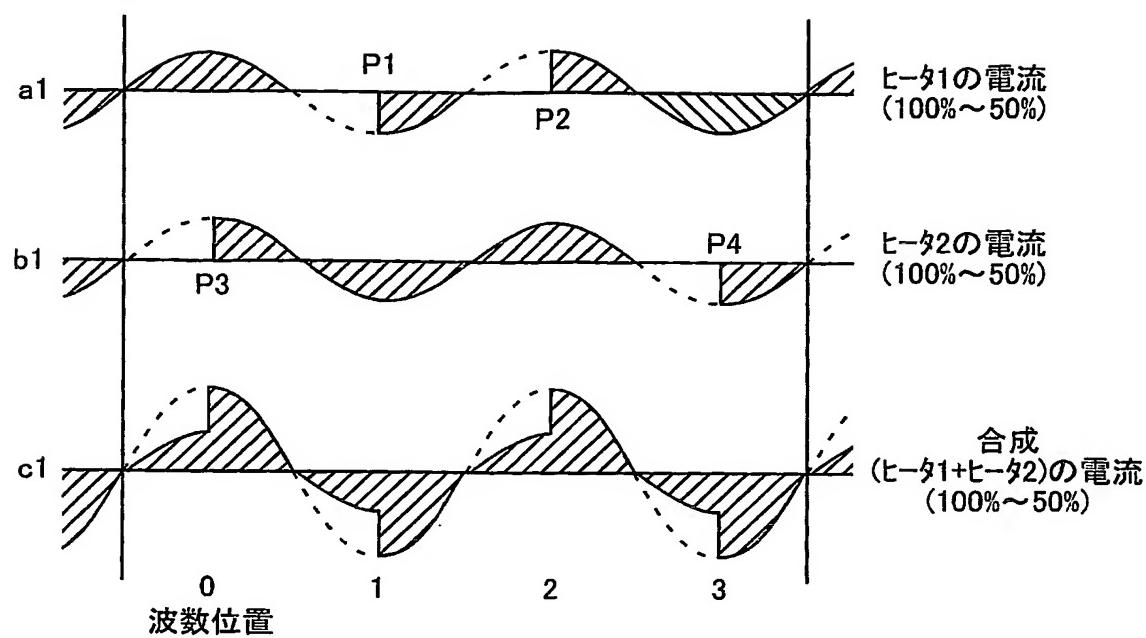


図3

【図4】
(a) パターン1



(b) パターン2

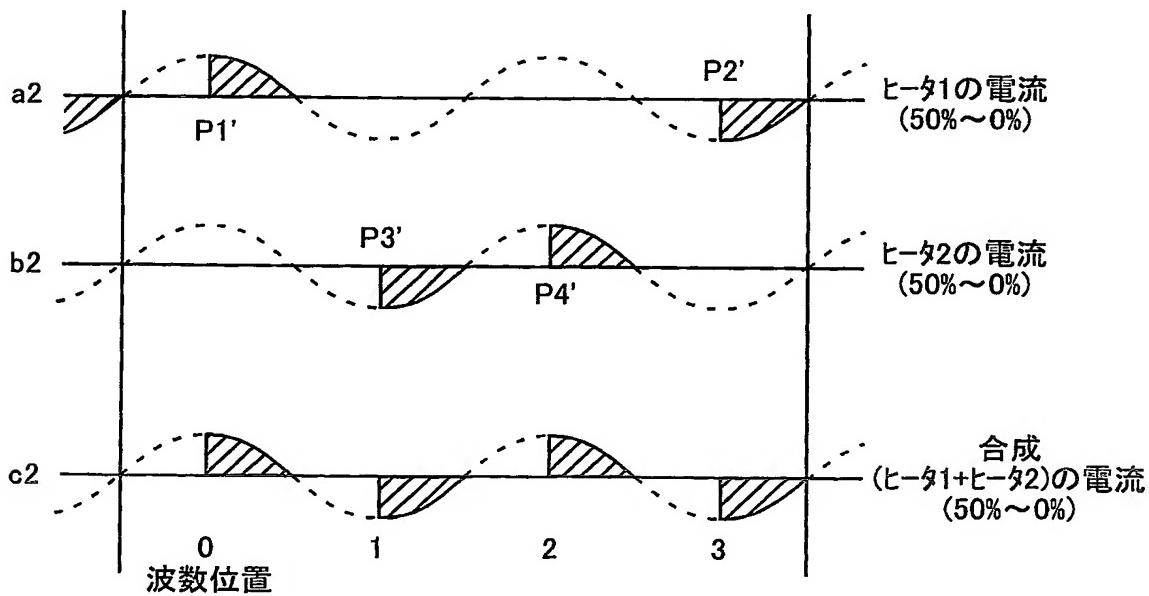
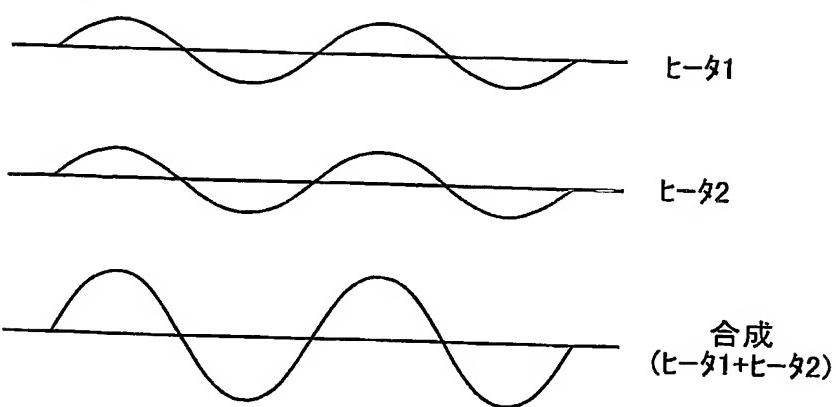


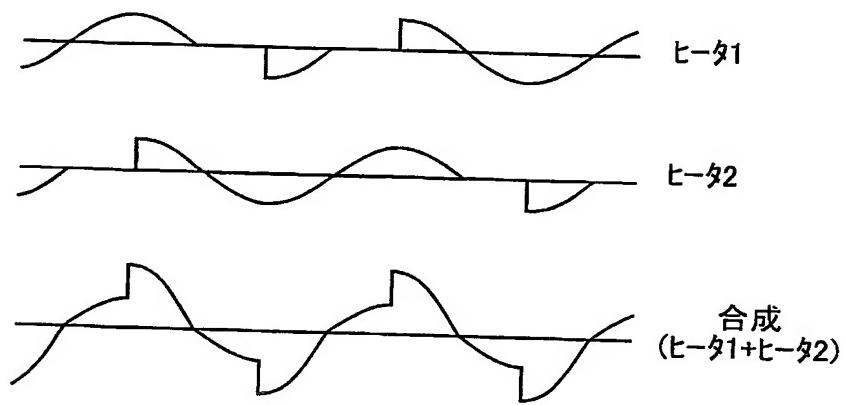
図4

【図5-A】

(a) 100%



(b) 75%



(c) 50%

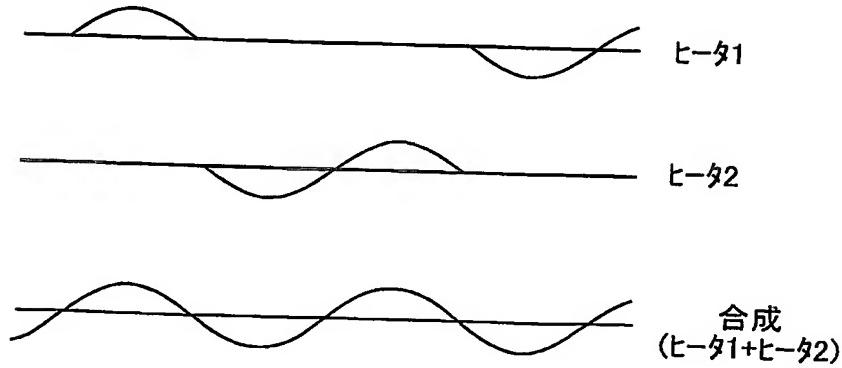
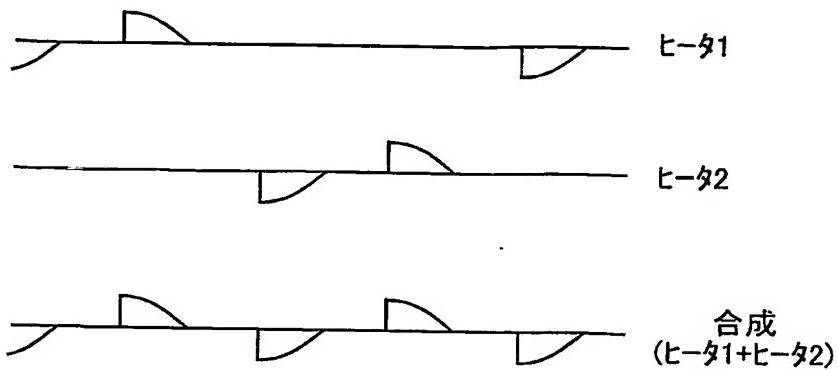


図5-A

【図 5-B】
(d) 25%



(e) 0%

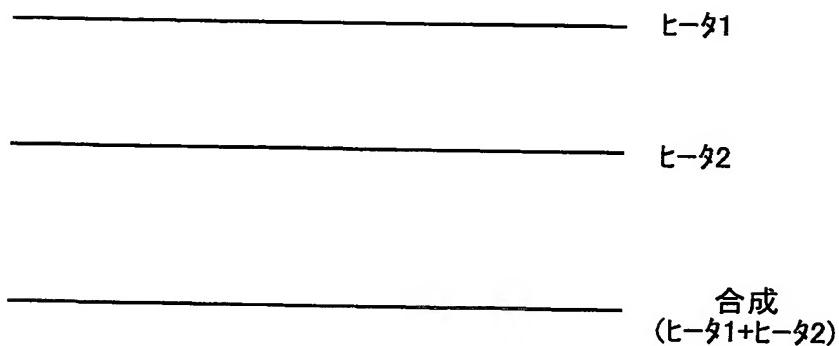


図5-B

【図6】

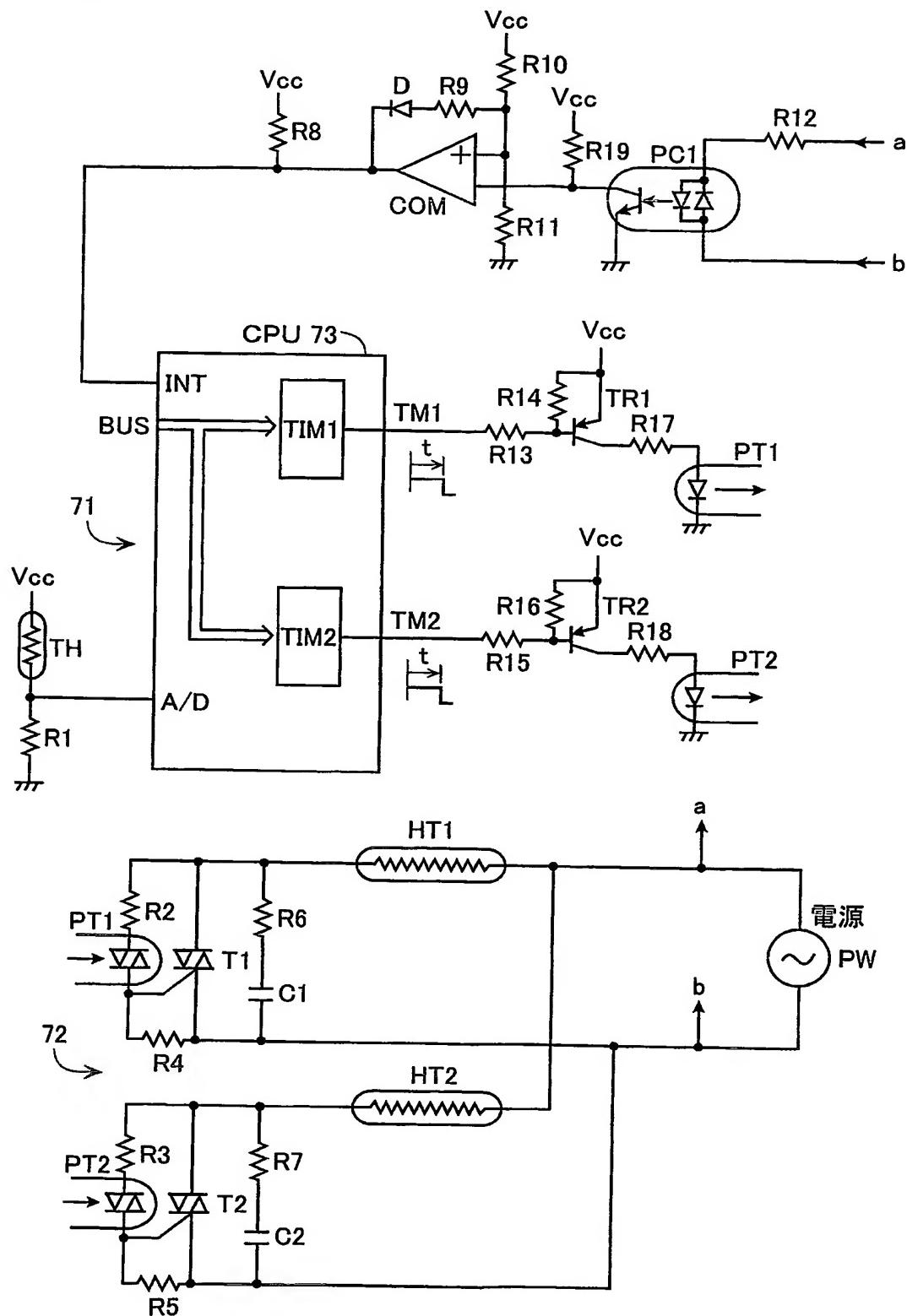


図6

【図7】

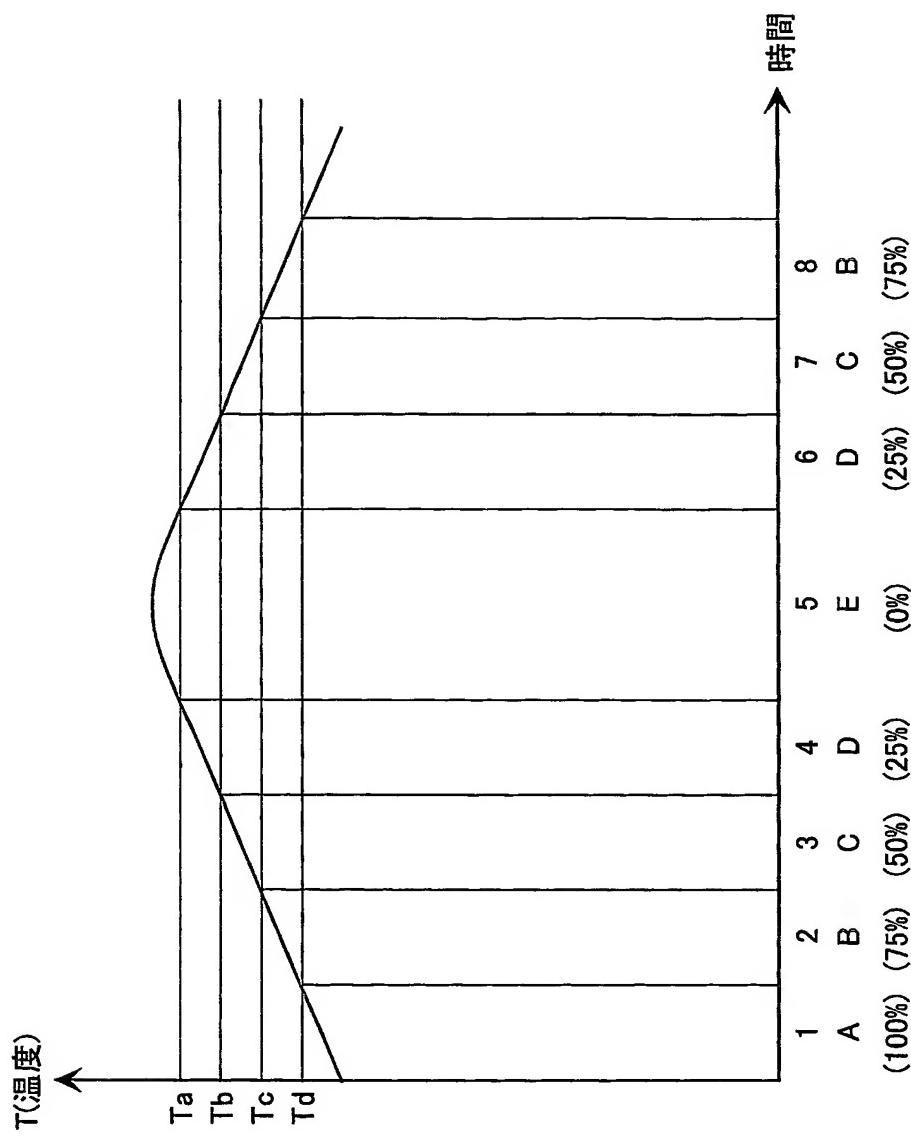
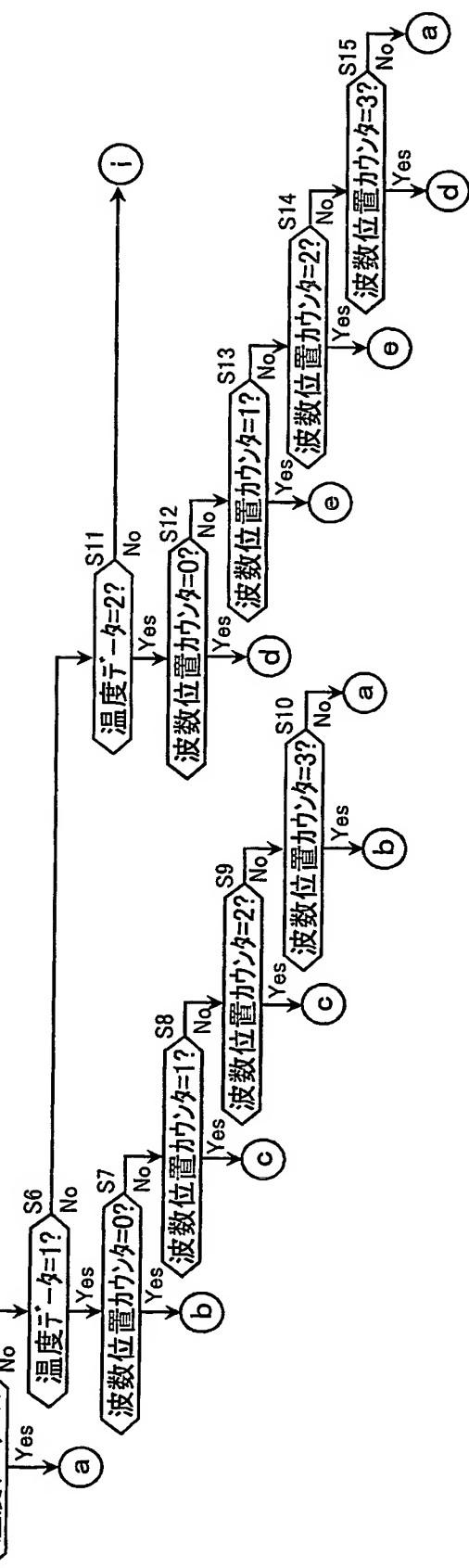
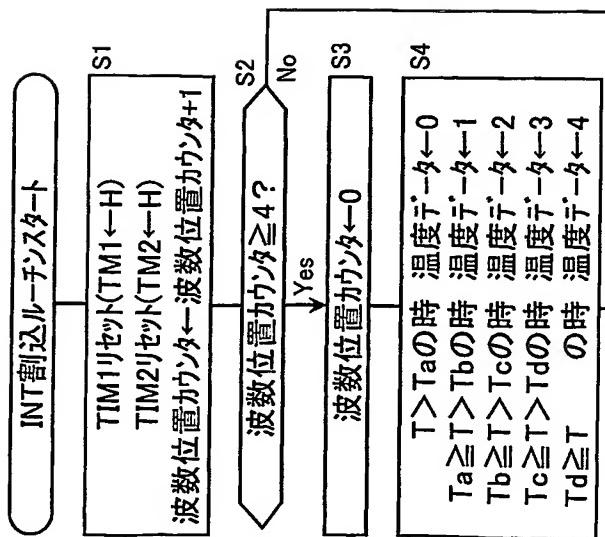


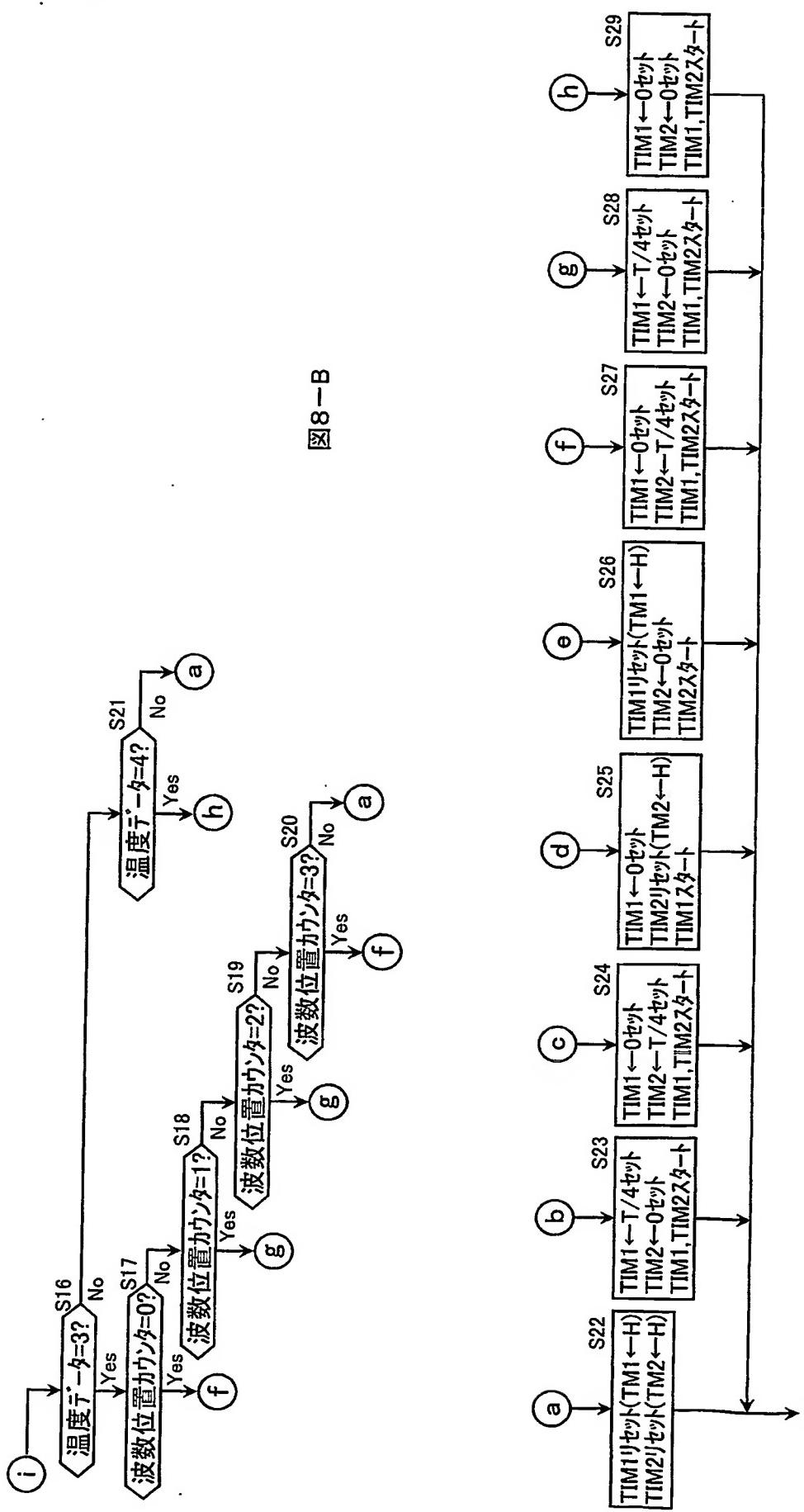
図7

【図 8-A】

図8-A



【図8-B】



【書類名】要約書

【要約】

【課題】第1および第2のヒータを用いた定着ヒータについて新規な位相制御を採用することにより、高調波電流や電源ライン端子雑音の発生を低減する。

【解決手段】ヒータ1, 2の各々について電源電圧の連続する4半波長（2サイクル分）を周期として、そのうち2半波分を位相制御とし、他の2半波を全通電または非通電状態とともに、両ヒータには相補的に位相制御を行う。すなわち、半波毎に、一方のヒータへ位相制御通電をしているときは、他方のヒータは、全通電または非通電とする。これにより、半波期間内に生じる通電スイッチングは高々1本のヒータのみとなる。その結果として、通常の位相制御に比較して、電源高調波電流、および電源ライン上に現われる端子雑音が低減される。

【選択図】図4

認定・付加情報

特許出願の番号	特願2003-435233
受付番号	50302153032
書類名	特許願
担当官	大井 智枝 7662
作成日	平成16年 2月10日

<認定情報・付加情報>

【提出日】	平成15年12月26日
-------	-------------

特願 2003-435233

出願人履歴情報

識別番号 [000208743]

1. 変更年月日 2003年 1月24日

[変更理由] 名称変更

住所 茨城県水海道市坂手町 5540-11

氏名 キヤノンファインテック株式会社

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP04/019535

International filing date: 27 December 2004 (27.12.2004)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2003-435233
Filing date: 26 December 2003 (26.12.2003)

Date of receipt at the International Bureau: 10 March 2005 (10.03.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse